

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-083882

(43)Date of publication of application : 28.03.1997

(51)Int.Cl.

H04N 5/44
G09G 5/36

(21)Application number : 07-230056

(71)Applicant : SHARP CORP

(22)Date of filing : 07.09.1995

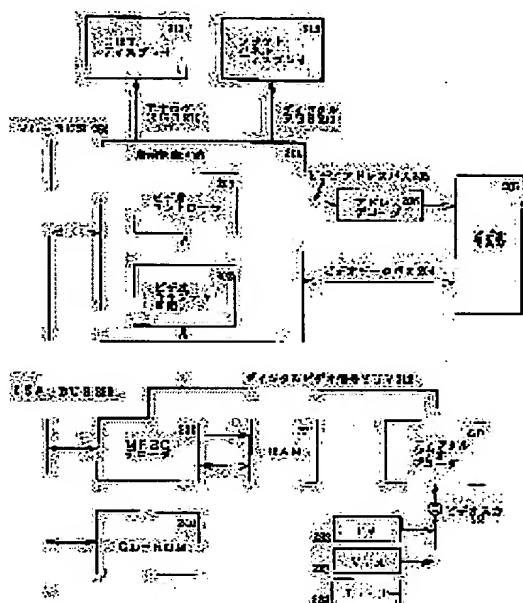
(72)Inventor : UEDA SUSUMU
AKASHI DAIKOU

(54) VIDEO CAPTURE DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To relieve a memory access load and to receive image data with high definition by compressing a data amount with image data reception accuracy limit in the dynamic image mode and improving the reception accuracy in the still image reception mode.

SOLUTION: While a display system for a CRT and panel display devices 213, 214 makes an overlay indication, capture image data are interleaved to compress data amount in the dynamic image mode and in the case of receiving a still image, all the information captured image data are processed. As a result, when the capture image data are processed in real time, the number of times of access to a video capture circuit 202 and a video RAM 207 is decreased and a time margin is provided to a video data bus 204 and a video address bus 205. In the case of receiving the still image, since no consideration is required on time margin, large capacity data are processed.



LEGAL STATUS

[Date of request for examination]	23.07.1999
[Date of sending the examiner's decision of rejection]	06.08.2002
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3434093
[Date of registration]	30.05.2003
[Number of appeal against examiner's decision of rejection]	2002-17018
[Date of requesting appeal against examiner's decision of rejection]	05.09.2002
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Video capture equipment characterized by having the two modes in the cine mode which displays an animation, and the image taking-in mode which is the mode in which incorporation of a static image is performed and becomes high-definition from said cine mode in video capture equipment.

[Claim 2] Video capture equipment according to claim 1 characterized by there being more color number in said image taking-in mode than the color number in said cine mode.

[Claim 3] Video capture equipment according to claim 1 characterized by having two rooms of the room for cine modes, and the room for image taking-in modes in the memory for video capture.

[Claim 4] Video capture equipment according to claim 1 characterized by using the same memory in the different mode in a cine mode and image taking-in mode.

[Claim 5] Video capture equipment according to claim 1 characterized by making one memory look like having two memory of the memory for cine modes, and the memory for image taking-in modes using the address decoder which changes the virtual address into the real address.

[Translation done.]

* NOTICES *

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the video capture equipment used for a personal computer, a word processor, the other information machines and equipment corresponding to multimedia, etc.

[0002]

[Description of the Prior Art] In the multimedia information machines and equipment represented by a personal computer and the word processor, it has been a requirement matter to treat image data. However, if the beauty is pursued, image data will turn into mass data inevitably, when resolution and the number of foreground colors increase. Unless actuation of a display circuit is accelerated since the memory access time for treating the image data for one screen becomes long in proportion to the display grace of image data when an indicating equipment treats this mass data on real time, problems, such as coma omission at the time of animation display, occur.

[0003] In invention indicated by JP,7-72851,A in order to avoid this problem, the writing to video memory and the bus of read-out are separated. Separating the bus to video memory can control the write-in readout circuitry to video memory according to an individual. this — video memory — receiving — actuation of a write-in readout of image data — ** — the time amount needed for memory access is mitigated by the ability carrying out simultaneously. It has realized expressing the image data of the result large capacity as real time.

[0004] However, in a Prior art including invention indicated by JP,7-72851,A, there is no change in treating mass data irrespective of whether the operator of information machines and equipment needs high-definition image data as a purpose of an activity. As a result, as the whole indicating equipment, by accelerating a working speed, the time amount which data transfer takes was shortened and the data which ***** were supported.

[0005]

[Problem(s) to be Solved by the Invention]

<Claim 1> Image taking in by video capture equipment consists of two activities. Blindness in one eye is a check which checks whether it is the image data from which the picture signal inputted into video capture equipment is set as the object of image taking in, and the second is a taking-in activity which takes in the picture signal inputted into video capture equipment as image data.

[0006] These two activities include the consistent point. If image data pursues the minuteness and vividness, the data volume which the image data has will be the main factor from which increasing inevitably poses a problem. In a taking-in activity, even if it causes the fall of the processing speed by treating mass image data, it aims at taking in minute image data. However, it is the purpose that the signal inputted as a picture signal can check the inputted picture signal enough if it only checks by performing a screen overlay, and it is not necessary to treat image data high-definition like it reduces the working speed of the whole screen overlay equipment. In order to solve this point [contradictory], making the working speed of a circuit accelerate is performed, and in order to realize the circuit which operates at high speed, the technical trouble and the cost-trouble are included.

[0007] <Claim 2> The increment in the color number which can be treated is raised as a cause of increase of the amount of data which image data has. It is indispensable to make the color number which can be displayed increase in order to express a skillful image. However, when the number of bits needed in order to express 1 dot increases, it is the cause of an increment of the amount of data which must be treated as the whole image data.

[0008] In the incorporation activity which incorporates the inputted picture signal, even if it leads to the increment in the amount of data of image data, it is the purpose to incorporate skillful image data. However, if the inputted picture signal is only checked by the screen overlay, it is actually impossible to check a fine tint. Moreover, even if it treats such image data, as data, it does not actually remain. In order to treat this information that seldom has semantics actually, the working speed of a display is made to accelerate.

[0009] <Claim 3> By dividing the mode of operation of video capture equipment into two, improvement in the speed of the working speed of a display can be pressed down. However, as a video capture circuit, though it is the same image information fundamentally, a new problem [say / that the data with which conditions differed must be treated] occurs. Treating the data of this different condition on the same room makes notional derangement easy to cause. As a result, the mistake on a design may be induced.

[0010] <Claim 4> Originally, the image information which using a check and a taking-in activity, changing and these two activities use is the same object, and is always rewritten. For this reason, it means that the way which could use the same room physically and used the same room had used effectively physically the room which a check and a taking-in activity use.

[0011] <Claim 5> When clarifying the concept of a video capture circuit of operation, it is [that it is easy to understand the way which divided the room which the check of image information and a taking-in activity use] hard to generate the mistake on a design again. However, it is reducible as a circuit scale where it is more nearly actual to use the same room physically.

[0012] These two technical problems are clearly contradictory, and a designer has to choose one of using use components effectively physically with making the concept on development clear.

[0013]

[Means for Solving the Problem]

<Claim 1> In video capture equipment, it has the two modes in the cine mode which displays an animation, and the image taking-in mode which is the mode in which incorporation of a static image is performed and becomes high-definition from said cine mode, the amount of data is compressed with restricting the taking-in precision of image data in a cine mode, and taking-in precision of image data is not restricted in image taking-in mode.

[0014] It can divide into a detail [for the purpose of the display grace of the image data in each mode] by dividing actuation of a video capture circuit into a cine mode and image taking-in mode. Then, by lowering display grace in a cine mode, the amount of data which image data has is reduced, and, as a result, the access time to video memory can be mitigated. By returning display grace in image taking-in mode, the amount of data which image data has can be increased, and, as a result, a minute image can be captured.

[0015] <Claim 2> In invention according to claim 1, the color number in said image taking-in mode makes [more] it than the color number in said cine mode. That is, the amount of data needed in order to express 1 dot decreases by restricting the color number which can be treated in a cine mode, and making it fewer than the color number which can be treated in image taking-in mode. Consequently, informational compression is realizable as the whole image data treated in a cine mode.

[0016] <Claim 3> In invention according to claim 1, it has two rooms of the room for cine modes, and the room for image taking-in modes in the memory for video capture.

[0017] The room which a video capture circuit uses for a detail is divided into two. And the address space which became independent so much is assigned to the mode in a cine mode and each image taking-in mode. Consequently, when creating a video capture circuit, while circuitry becomes clear, it is made easy to perform that each mode carves [circuit-].

[0018] <Claim 4> In invention according to claim 1, the same memory is used in the different mode in a cine mode and image taking-in mode.

[0019] Rewriting is always performed by the picture signal with the same room which a cine mode and image taking-in mode do not operate to coincidence, and each mode has. Consequently, although the memory for cine modes and the memory for image taking-in modes are operating under different conditions, they can use the same memory actually. Then, the room for cine modes and the room for image taking-in modes are made to overlap, and, the case of a movie display, and in the case of image taking in, the same room is used properly. The amount of the memory for which video capture equipment needs the room in each mode by using the same object can be controlled.

[0020] <Claim 5> In invention according to claim 1, one memory is made to look like having two memory of the memory for cine modes, and the memory for image taking-in modes using the address decoder which changes the virtual address into the real address.

[0021] In case a video capture circuit accesses a Video RAM, an address decoder is made to be placed between details. The room for animation display and the room for static-image taking in are made to treat as different room as virtual memory space from a video capture circuit side by this address decoder. However, to the physical room actually used, if, the address by the side of a Video RAM can be treated as the real address by making the address same as the real address access.

[0022]

[Embodiment of the Invention] Below, the example of this invention in multimedia information machines and equipment is shown. As operation conditions, an operating space is made into VGA (640x480 dots) 16 million color, and also makes the engine performance of video capture VGA (640x480 dots) 16 million color.

[0023] Drawing 1 is a schematic diagram at the time of displaying the common display screen 101 which displays the personal computer itself, and the capture screen 102 which piles up and displays the picture signal inputted from VTR, TV, VIDEO-CD, etc. on the common display screen 101 in information machines and equipment, such as a personal computer.

[0024] Drawing 2 is a system configuration Fig. for performing a display like drawing 1. In drawing 2, the display-control circuit 201 is a circuit which controls the display circuit of a personal computer with a screen overlay function at large. The display-control circuit 201 builds in the video capture circuit 202 for performing video capture, and the video controller 203 for carrying out the display of the common display screen 101, and the screen overlay of the capture screen 102, and is connected to Video RAM 207 through the video data bus 204, the video address bus 205, and the address decoder 206 as the display-control circuit 201 whole. Moreover, it connects with VL bus 250 of the body of an information processor, and the display-control circuit 201 is supporting the flat-panel display 214 through CRT display 213 and digital [211] one RGB through analog RGB 210 as an indicating equipment. Furthermore, the video capture circuit 202 is connected to the digital video decoder 220 and the MPEG decoder 230 through digital video signal YUV212. It connects with TV222, VTR223, and the TV tuner 224 through the video input terminal 221, and the digital video decoder 220 can input the video signal from the outside. It connects with RAM231 as a work area, and connects with ISA Bus 251 of the body of an information processor, and the MPEG

decoder 230 can receive data, such as VIDEO-CD, from CD-ROM240 through ISA-BUS251.

[0025] In order that the flow of the whole display system of drawing 2 may display the common display screen 101, the video controller 203 receives the control signal of the body of an information processor, and the general indicative data of the common display screen 101. A video controller 203 outputs it to CRT display 213 and a flat-panel display 214 while recording the general indicative data received from the body of an information processor on Video RAM 207.

[0026] The video capture circuit 202 receives the video signal outputted from the VTR223 grade from the digital video decoder 220 in the video signal of VIDEO-CD from the MPEG decoder 230 through digital video signal YUV212 again. Furthermore, the video capture circuit 202 changes the received video signal into capture image data, reads the capture image data recorded on the video capture space 302, and outputs it to the video controller 203 as a capture image while recording on Video RAM 207 used as a frame buffer for video capture. The video controller 203 lays the capture image received from the video capture circuit 202 on the common display screen created based on the general indicative data as a screen overlay on top of the capture screen 102. As a result, it can do and an image like drawing 1 which went up is outputted to CRT display 213 and a flat-panel display 214.

[0027] Although reading and the video capture circuit 202 write capture image data to the video capture space 302, supposing the image data to treat sets to horizontal 640 dot x length 480 dot x24Bit (it corresponds to RGBeight Bit(s)each:16 million color), the capture image data per screen will be set to 900KByte(s). It becomes a big burden to a display system to treat this huge data on real time.

[0028] <Example of claim 1> Only while the display system is performing the screen overlay, when operating data on a curtailed schedule to capture image data, compressing the amount of data and incorporating a static image as a cine mode, all the information on capture image data is treated as image incorporation mode. When treating capture image data on real time as a result, the count of access of the video capture circuit 202 and Video RAM 207 becomes fewer, and a time leeway is given in the video data bus 204 and the video address bus 205. Since it is not necessary to take time allowances into consideration when incorporating a static image, mass data can be treated.

[0029] <Example of claim 2> It realizes by restricting the color number treating the above-mentioned data compression. For example, by restricting the color number to treat from 16 million colors to 256 colors, the data which 8Bit(s) came to be sufficient for from that whose number of bits for every dot was 24Bit need, and had the capacity of 900KByte(s) on the whole screen turn into data compressed even into 300KByte(s). Although there are some classes of compression of actual color data The former data 301 of a total of 24 Bit(s) are received 8 Bits each. the case of drawing 3 — RGB — red's 302 3Bit(s) of R7, R6, and R5 — red 312 — green — green in 3Bit(s) of G7, G6, and G5 of 303 — it is considering as compressed data 411 with a total of eight Bit(s) by making 313, 304 blueB7, and 2B it of B6 into blue 314. When the video capture circuit 202 accesses to Video RAM 207 in a cine mode, as compared with the case where the former data 301 are used, the time amount needed for access is set to one third by using compressed data 311. In taking-in mode, it can take in as full color image data by using the former data 301.

[0030] <Example of claim 3> The video capture circuit which has the two above modes has two classes as DS to treat. Then, when such a video capture circuit is constituted, in order to simplify the construct of a circuit, the room which the display-control circuit 201 has is prepared like drawing 4. The general operating space 401 is room used in order that the video controller 203 may display the common display screen 101 in drawing 4. The image taking-in space 402 is room used in order that the video capture circuit 202 may take in a static image. The animation frame buffer 403 is room used as a frame buffer, in order that the video capture circuit 202 may display an animation.

[0031] The video capture circuit 202 accesses the image incorporation space 402 using the former data 301, when incorporating a static image. Moreover, when displaying an animation as a screen overlay, the animation frame buffer 403 is accessed using compressed data 311.

[0032] The capacity of the image data per screen at the time of using compressed data 311 has been small information as compared with the capacity of the image data per screen at the time of using the former data 301. For this reason, the animation frame buffer 403 is taken as small room as compared with the image taking-in space 402.

[0033] <Example of claim 4> The function to perform a movie display, and the function to incorporate a static image do not operate to coincidence as actuation of the video capture circuit 202. Moreover, the data recorded on the image taking-in space 402 and the animation frame buffer 403 are data always rewritten by the video capture circuit 202. Since the video capture circuit 202 is the image data received through digital video signal YUV212, the data furthermore recorded on the image taking-in space 402 and the animation frame buffer 403 are the same data fundamentally. For this reason, the same space can be used for the image taking-in space 402 and the room which the animation frame buffer 403 uses. Then, it is used like drawing 5 at the time of 501 and animation display at the time of image taking in, dividing the room of Video RAM 207 into two conditions of 551.

[0034] <Example of claim 5> In the circuitry of the video capture circuit 202, a memory map like drawing 4 was used, it is [way] simple as a construct, and the circuit in animation display mode and static-image incorporation mode carving is easy. However, there are few amounts of the memory used in the circuit where it is more nearly actual to use the same room properly like drawing 5, and they end. Then, an address decoder 206 is formed between the display-control circuit 201 and Video RAM 207.

[0035] The address decoder 206 is performing actuation like drawing 6 notionally. The address outputted from the address decoder 631 display-control circuit 201 is treated as the virtual address 601, and the real address 651 corresponding to the virtual address 601 is outputted. The general operating space 602 in the virtual address 601 is

outputted as a general operating space 652 of the real address 651, and the image taking-in space 603 of the virtual address 601 is outputted as image taking-in space 653 of the real address 651. This virtual address 601 0000 (H) to 07FFs (H) are the real address 651. It corresponds by one to one even with 0000 (H) to 07FFs (H). However, animation frame buffer 604 in the virtual address 601 0800 (H) to 09FFs (H) are the animation frame buffers 654 of the real address 651. It is outputted as 0400 (H) to 05FFs (H). A part of image taking-in space 653 in the real address 651 and all of the animation frame buffers 654 overlap here, and a memory configuration like drawing 5 can be realized actually.

[0036]

[Effect of the Invention]

<Claim 1> Originally as for a cine mode and image taking-in mode, the target places differ. In image taking-in mode, it is a problem of the utmost importance that more minute and skillful image data can be taken in. It is the purpose to check the picture signal inputted in the cine mode to it. Furthermore, in a cine mode, change of a smooth image is required difficult rather checking to the details of the displayed image. In the present condition, it is compensating with accelerating actuation of a display to this problem. However, improvement in the speed of a display circuit includes the difficulty of circuitry, and the large cost rise factor accompanying it. So, in a cine mode, the amount of data is compressed with restricting the taking-in precision of image data, and while mitigating the load concerning memory access, the coma omission at the time of animation display is lost. In image taking-in mode, minute image data can be taken in by raising the taking-in precision of image data.

[0037] Consequently, it becomes unnecessary to make actuation of a video capture circuit accelerate extremely, and control of simple [of circuitry] and cost accompanying it can be performed.

[0038] <Claim 2> In the cine mode from which the displayed image always changes, it is difficult to recognize a fine tint. Then, the color number which can be treated in a cine mode is made fewer than the color number which can be treated in image taking-in mode. The amount of data needed in order for this to express 1 dot in a cine mode decreases. Informational compression can be realized as the whole image data treated in a cine mode as a result, and the burden of the circuit concerning memory access can be mitigated.

[0039] <Claim 3> The room which a video capture circuit uses is divided into two. And the address space which became independent so much is assigned to the mode in a cine mode and each image taking-in mode. When creating a video capture circuit as a result, while circuitry becomes clear, it is made easy to perform that each mode carves [circuit-].

[0040] <Claim 4> That a cine mode and image taking-in mode have each room includes the factor of the cost rise by the amount of the memory to be used increasing. However, the same space can be actually used for the room which a cine mode and image taking-in mode do not operate to coincidence, and each mode has further. Then, the amount of the memory for which video capture equipment needs the room in each mode by using the same object can be controlled.

[0041] <Claim 5> The separated way tends to treat the room for cine modes, and the room for image taking in as room which a video capture circuit treats. However, in spite of being able to use the same space physically, it is not actually desirable to own two space. Then, an address decoder is made to intervene in case video capture equipment accesses a Video RAM. The room for animation display and the room for static-image taking in are made to treat as different room from a video capture equipment side by this address decoder. However, the same address is made to access by ** and the address decoder in fact. A display when it is notionally simple also in configuration and carving is enough performed also for circuitry in the circuit by the side of video capture equipment can be satisfied with coincidence of two conditions of using the memory to own effectively with this.

[Translation done.]

* NOTICES *

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing the example of a screen display of the screen overlay by the video capture equipment of this invention.

[Drawing 2] It is the system configuration Fig. of this invention.

[Drawing 3] It is drawing explaining the treatment of the image data in this invention.

[Drawing 4] It is drawing explaining the memory map by the side of the video capture circuit of this invention.

[Drawing 5] It is drawing explaining the memory map by the side of the Video RAM of this invention.

[Drawing 6] It is drawing explaining the concept of the address decoder of this invention of operation.

[Description of Notations]

101 General Display Screen

102 Capture Screen

201 Display-Control Circuit

202 Video Capture Circuit

204 Video Data Bus

205 Video Address Bus

206 Address Decoder

207 Video RAM

210 Analog RGB

211 Digital RGB

212 Digital Video Signal YUV

213 CRT Display

214 Flat-panel Display

220 Digital Video Decoder

221 Video Input Terminal

222 TV

223 VTR

224 Tuner

230 MPEG Decoder

231 MPEG Work Piece RAM

240 CD-ROM

250 VL-BUS

251 ISA-BUS

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-83882

(43) 公開日 平成9年(1997)3月28日

(51) Int.Cl. ⁴	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 N 5/44			H 0 4 N 5/44	A
G 0 9 G 5/36	5 1 0	9377-5H	G 0 9 G 5/36	5 1 0 M

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願平7-230056

(22) 出願日 平成7年(1995)9月7日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 植田 進

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 明石 大甲

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

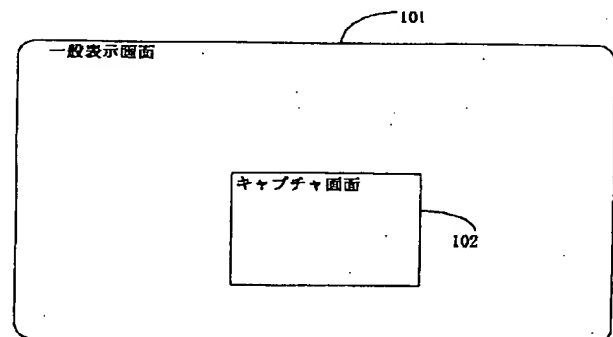
(74) 代理人 弁理士 梅田 勝

(54) 【発明の名称】 ビデオキャプチャ装置

(57) 【要約】

【課題】 大容量の画像データを扱うことによる処理速度の低下を招いても、精細な画像データを取込むことを目的とする。

【解決手段】 ビデオキャプチャ装置において、動画を表示する動画モードと、静止画像の取り込みを行うモードであって前記動画モードよりも高品位となる画像取込モードとの2つのモードを有する。



【特許請求の範囲】

【請求項1】 ビデオキャプチャ装置において、動画を表示する動画モードと、静止画像の取り込みを行うモードであって前記動画モードよりも高品位となる画像取込モードとの2つのモードを有することを特徴とするビデオキャプチャ装置。

【請求項2】 前記画像取込モードにおける色数が前記動画モードにおける色数よりも多いことを特徴とする請求項1記載のビデオキャプチャ装置。

【請求項3】 ビデオキャプチャ用メモリにおいて、動画モード用のメモリ空間と画像取込モード用のメモリ空間との2つのメモリ空間を有することを特徴とする請求項1記載のビデオキャプチャ装置。

【請求項4】 動画モードと画像取込モードとの異なるモードにおいて、同一のメモリを使用することを特徴とする請求項1記載のビデオキャプチャ装置。

【請求項5】 仮想アドレスを実アドレスに変換するアドレスデコーダを用いて、一つのメモリを動画モード用メモリと画像取込モード用メモリとの2つのメモリを有するように見せかけることを特徴とする請求項1記載のビデオキャプチャ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、パソコン、ワープロ、その他マルチメディア対応情報機器等に使用されるビデオキャプチャ装置に関する。

【0002】

【従来の技術】パソコン、ワープロに代表されるマルチメディア情報機器において、画像データを扱うことは必修事項となっている。しかし画像データは、その美しさを追求すれば解像度、表示色数が増えることにより、必然的に大容量のデータとなる。この大容量のデータを表示装置がリアルタイムで扱う場合、1画面分の画像データを扱うためのメモリ・アクセス時間が、画像データの表示品位に比例して長くなることから、表示回路の動作を高速化しない限り、動画表示時のコマ落ち等の問題が発生する。

【0003】この問題を回避するために、例えば特開平7-72851号公報に記載された発明では、ビデオ・メモリへの書き込み、読み出しのバスを分離している。ビデオ・メモリへのバスを分離することは、ビデオ・メモリへの書き込み読み出し回路を、個別に制御することができる。これはビデオ・メモリに対して画像データの、書き込み読み出しの動作が同時にに行えることによって、メモリアクセスに必要とする時間を軽減している。その結果大容量の画像データをリアルタイムで表示することを実現している。

【0004】しかしながら、特開平7-72851号公報に記載された発明を含む従来の技術に於いては、情報機器のオペレータが作業の目的として、高品位の画像データを

必要としているか否かにかかわらず、大容量のデータを扱っていることに変わりはない。その結果表示装置全体として、動作速度を高速化することにより、データ転送に要する時間を短縮し、肥大化するデータに対応していた。

【0005】

【発明が解決しようとする課題】

〈請求項1〉ビデオキャプチャ装置による画像取込は、2つの作業から成り立っている。一つ目はビデオキャプチャ装置に入力された画像信号が、画像取込の対象となる画像データか否かを確認する確認作業であり、二つ目はビデオキャプチャ装置に入力された画像信号を、画像データとして取込む取込作業である。

【0006】この2つの作業は矛盾する点を含んでいる。画像データはその精細さと鮮やかさを追求すれば、その画像データが有するデータ容量は必然的に増加することが問題となる主因である。取込作業においては、大容量の画像データを扱うことによる処理速度の低下を招いても、精細な画像データを取込むことを目的とする。しかし入力された画像信号を、オーバーレイ表示を行って確認するだけであれば、画像信号として入力された信号が十分確認できることが目的であって、オーバーレイ表示装置全体の動作速度を低下させるほどの高品位な画像データを扱う必要はない。この矛盾点を解決するために回路の動作速度を高速化させることが行われており、高速で動作する回路を実現するために、技術的な問題点とコスト的な問題点を含んでいる。

【0007】〈請求項2〉画像データが有するデータ量の増大原因として、扱える色数の増加が上げられる。表示できる色数を増加させる事は、鮮やかな画像を表現するために必要不可欠である。しかし1ドットを表現するために必要とするビット数が増える事により、画像データ全体として扱わなければならないデータ量の増加原因となっている。

【0008】入力された画像信号を取込む取込作業においては、画像データのデータ量の増加につながっても、鮮やかな画像データを取込む事が目的である。しかし入力された画像信号をオーバーレイ表示で確認するだけであれば、細かな色合いを確認する事は現実的に不可能である。またその様な画像データを扱っても実際にデータとしては残らない。この現実的にはあまり意味を持たない情報を扱うために、表示装置の動作速度を高速化させている。

【0009】〈請求項3〉ビデオキャプチャ装置の動作モードを2つに分けることにより、表示装置の動作速度の高速化を押さえることができる。しかしビデオキャプチャ回路としては、基本的には同一の画像情報でありながら、条件の異なったデータを扱わなければならないという、新たな問題が発生する。この異なった条件のデータを同一のメモリ空間上で扱うことは、概念的な混乱を

招きやすくする。その結果設計上のミスを生じかねない。

【0010】〈請求項4〉確認作業と取込作業は切り替えて使用すること、またこれら2つの作業が使用する画像情報は、本来同一のものであり、また常に書き換えられるものである。このため確認作業と取込作業が使用するメモリ空間は、物理的に同一のメモリ空間が使用でき、また同一のメモリ空間を使用したほうが物理的には有効利用したことになる。

【0011】〈請求項5〉ビデオキャプチャ回路の動作概念を明確にする上で、画像情報の確認作業と取込作業の使用するメモリ空間を、分けたほうが理解しやすくまた設計上のミスも発生しにくい。しかし物理的には同一のメモリ空間を使用したほうが、実際の回路規模として縮小できる。

【0012】この2つの課題は明らかに矛盾しており、設計者は開発上の概念を明瞭にすることと物理的に使用部品を有効利用することとのどちらかを選択しなければならない。

【0013】

【課題を解決するための手段】

〈請求項1〉ビデオキャプチャ装置において、動画を表示する動画モードと、静止画像の取り込みを行うモードであって前記動画モードよりも高品位となる画像取込モードとの2つのモードを有し、動画モードでは画像データの取込精度を制限することでデータ量を圧縮し、画像取込モードでは画像データの取込精度の制限を行わない。

【0014】詳細には、ビデオキャプチャ回路の動作を動画モードと画像取込モードに分けることにより、各モードにおける画像データの表示品位を目的に応じて分けることができる。そこで、動画モードにおいては表示品位を下げることで、画像データが有するデータ量を減らし、その結果ビデオ・メモリに対するアクセス時間を軽減できる。画像取込モードにおいては表示品位をもとに戻すことにより、画像データが有するデータ量を増やし、その結果精細な画像を取込むことができる。

【0015】〈請求項2〉請求項1記載の発明において、前記画像取込モードにおける色数が前記動画モードにおける色数よりも多くする。つまり、動画モードにおいて扱うことができる色数を制限して、画像取込モードにおいて扱うことができる色数よりも少なくすることによって、1ドットを表現するために必要とするデータ量が少なくなる。その結果、動画モードにて扱う画像データ全体として情報の圧縮が実現できる。

【0016】〈請求項3〉請求項1記載の発明において、ビデオキャプチャ用メモリにおいて、動画モード用のメモリ空間と画像取込モード用のメモリ空間との2つのメモリ空間を有するものである。

【0017】詳細には、ビデオキャプチャ回路が使用す

るメモリ空間を2つに分ける。そして、動画モード、画像取込モードそれぞれのモードにたいして独立したアドレス空間を割り付ける。その結果、ビデオキャプチャ回路を作成する上で、回路構成が明瞭になると共に、各モードの回路的な切り分けを行いやすくする。

【0018】〈請求項4〉請求項1記載の発明において、動画モードと画像取込モードとの異なるモードにおいて、同一のメモリを使用するものである。

【0019】動画モードと画像取込モードは同時に動作することではなく、それぞれのモードが有するメモリ空間は、同一の画像信号によって常時書き換えが行われている。その結果、動画モード用メモリと画像取込モード用メモリは異なった条件のもとで動作しているにもかかわらず、現実的には同一のメモリを使用することができる。そこで、動画モード用メモリ空間と画像取込モード用メモリ空間をオーバーラップさせ、動画表示の場合と画像取込の場合とで同一のメモリ空間を使い分ける。各モードにおけるメモリ空間を同一の物を使用することで、ビデオキャプチャ装置が必要とするメモリの量を抑制できる。

【0020】〈請求項5〉請求項1記載の発明において、仮想アドレスを実アドレスに変換するアドレスデコーダを用いて、一つのメモリを動画モード用メモリと画像取込モード用メモリとの2つのメモリを有するように見せかけるものである。

【0021】詳細には、ビデオキャプチャ回路がビデオRAMをアクセスする際に、アドレスデコーダを介在させる。このアドレスデコーダによって、ビデオキャプチャ回路の側からは仮想メモリ空間として、動画表示用メモリ空間と静止画像取込用メモリ空間は、異なったメモリ空間として扱われる。しかし、実際に使用される物理的なメモリ空間にたいしては、実アドレスとして同一のアドレスをアクセスさせることにより、ビデオRAM側のアドレスを実アドレスとして扱うことができる。

【0022】

【発明の実施の形態】以下に、マルチメディア情報機器における本発明の実施例を示す。実施条件として表示空間はVGA(640×480ドット)1600万色とし、ビデオキャプチャの性能もVGA(640×480ドット)1600万色とする。

【0023】図1はパーソナルコンピュータ等情報機器において、パーソナルコンピュータそのものの表示を行う一般表示画面101と、VTR、TV、VIDEO-C D等から入力された画像信号を一般表示画面101に重ねあわせて表示するキャプチャ画面102とを表示させた場合の概略図である。

【0024】図2は図1のような表示を行うためのシステム構成図である。図2において、表示制御回路201はオーバーレイ表示機能を有したパソコンの表示回路全般を制御する回路である。表示制御回路201は、ビデオキ

ャブチャを行うためのビデオキャブチャ回路202と、一般表示画面101の表示とキャブチャ画面102のオーバーレイ表示をするためのビデオ・コントローラ203とを内蔵しており、表示制御回路201全体としてビデオ・データバス204、ビデオ・アドレスバス205、アドレス・デコーダ206を介してビデオRAM207に接続されている。また、表示制御回路201は情報処理装置本体のVLバス250に接続されており、表示装置としてアナログRGB210を介してCRTディスプレイ213とデジタルRGB211を介してフラット・パネル・ディスプレイ214をサポートしている。さらにビデオキャブチャ回路202は、デジタルビデオ信号YUV212を介してデジタル・ビデオ・デコーダ220及び、MPEGデコーダ230に接続されている。デジタル・ビデオ・デコーダ220はビデオ入力端子221を介してTV222、VTR223、TVチューナー224に接続され外部からのビデオ信号が入力可能である。MPEGデコーダ230は、ワークエリアとしてRAM231に接続されており、また情報処理装置本体のISAバス251に接続され、ISA-BUS251を介してCD-ROM240よりVIDEO-CD等のデータを受け取ることができる。

【0025】図2の表示システム全体の流れは、一般表示画面101を表示するために、情報処理装置本体の制御信号及び一般表示画面101の一般表示データをビデオ・コントローラ203が受け取る。ビデオコントローラ203は情報処理装置本体より受け取った一般表示データを、ビデオRAM207に記録すると共に、CRTディスプレイ213、フラット・パネル・ディスプレイ214に出力する。

【0026】ビデオキャブチャ回路202はデジタルビデオ信号YUV212を介してMPEGデコーダ230からVIDEO-CDのビデオ信号を、またデジタル・ビデオ・デコーダ220からVTR223等より出力されたビデオ信号を受け取る。さらにビデオキャブチャ回路202は、受け取ったビデオ信号をキャブチャ画像データに変換し、ビデオキャブチャ用のフレームバッファとして使用するビデオRAM207に記録すると共に、ビデオキャブチャ空間302に記録されたキャブチャ画像データを読みだし、キャブチャ画像としてビデオ・コントローラ203に対して出力する。ビデオ・コントローラ203は一般表示データを基に作成した一般表示画面の上に、ビデオキャブチャ回路202から受け取ったキャブチャ画像を、キャブチャ画面102にオーバーレイ表示として重ねあわせる。その結果できあがった図1の様な画像をCRTディスプレイ213及びフラット・パネル・ディスプレイ214に出力する。

【0027】ビデオキャブチャ回路202はキャブチャ画像データをビデオキャブチャ空間302に対して読み書きを行うが、扱う画像データが仮に横640ドット×縦480ドット×24Bit(RGB各8Bit:1600万色に対応)とするならば、一画面あたりのキャブチャ画像デ

ータは900KByteになる。この巨大なデータをリアルタイムで扱うことは、表示システムに対して大きな負担となる。

【0028】〈請求項1の実施例〉表示システムがオーバーレイ表示を行っているだけの間は、動画モードとしてキャブチャ画像データに対して、データの間引きを行いデータ量を圧縮し、静止画像を取込む場合は画像取込モードとしてキャブチャ画像データのすべての情報を扱う。その結果キャブチャ画像データをリアルタイムで扱う場合、ビデオキャブチャ回路202とビデオRAM207のアクセス回数が減り、ビデオデータバス204、ビデオアドレスバス205に時間的な余裕ができる。静止画像を取込む場合は時間的な余裕を考慮する必要がないため、大容量のデータを扱うことが出来る。

【0029】〈請求項2の実施例〉上記のデータ圧縮を扱う色数を制限することにより実現する。例えば扱う色数を1600万色から256色まで制限することによって、各ドット毎のビット数が24Bit必要であったものから8Bitで足りるようになり、画面全体で900KByteの容量を有していたデータが300KByteにまで圧縮されたデータになる。実際の色データの圧縮には幾つか種類があるが、図3の場合はRGB各8Bit合計24Bitの元データ301に対して、赤302のR7、R6、R5の3Bitを赤312、緑303のG7、G6、G5の3Bitを緑313、青304のB7、B6の2Bitを青314として、合計8Bitをもって圧縮データ411としている。動画モードにおいてビデオキャブチャ回路202がビデオRAM207に対してアクセスする場合、圧縮データ311を用いることによって元データ301を用いた場合と比較して、アクセスに必要とする時間が1/3となる。取込モードにおいては、元データ301を用いることによってフルカラーの画像データとして取込むことができる。

【0030】〈請求項3の実施例〉上記のような2つのモードを有するビデオキャブチャ回路は扱うデータ構造として2つの種類がある。そこでこのようなビデオキャブチャ回路を構成する上で、回路の構成概念を簡素化するために、表示制御回路201が有するメモリ空間を図4のように設ける。図4において一般表示空間401はビデオ・コントローラ203が、一般表示画面101を表示するために使用するメモリ空間である。画像取込空間402はビデオキャブチャ回路202が静止画像を取込むために使用するメモリ空間である。動画フレーム・バッファ403はビデオキャブチャ回路202が動画を表示するために、フレーム・バッファとして使用するメモリ空間である。

【0031】ビデオキャブチャ回路202は静止画像を取込む時、元データ301を用いて画像取込空間402をアクセスする。またオーバーレイ表示として動画を表示する時、圧縮データ311を用いて動画フレーム・バッファ403をアクセスする。

【0032】圧縮データ311を用いた場合の一画面あた

りの画像データの容量は、元データ301を用いた場合の一画面あたりの画像データの容量と比較して、小さな情報となっている。このため動画フレーム・バッファ403は、画像取込空間402と比較して小さなメモリ空間としている。

【0033】〈請求項4の実施例〉ビデオキャプチャ回路202の動作として、動画表示を行う機能と、静止画像を取込む機能が同時に動作することはない。また画像取込空間402と動画フレームバッファ403に記録されるデータは、ビデオキャプチャ回路202によって常にかき換えられるデータである。さらに画像取込空間402と動画フレームバッファ403に記録されたデータは、ビデオキャプチャ回路202がデジタルビデオ信号YUV212を介して受け取った画像データであるため、基本的には同じデータである。このため画像取込空間402と動画フレームバッファ403が使用するメモリ空間は、同一の空間を使用することができる。そこでビデオRAM207のメモリ空間を図5のように画像取込時501と動画表示時551の2つの状態に分けて使用する。

【0034】〈請求項5の実施例〉ビデオキャプチャ回路202の回路構成において、図4のようなメモリマップを使用したほうが、構成概念としてシンプルであり、また動画表示モードと静止画像取込みモードの回路の切り分けが簡単である。しかしながら図5のように同一のメモリ空間を使い分けたほうが、実際の回路にて使用するメモリの量が少なく済む。そこで表示制御回路201とビデオRAM207の間にアドレス・デコーダ206を設ける。

【0035】アドレス・デコーダ206は概念的に図6のような操作を行っている。アドレス・デコーダ631表示制御回路201から出力されたアドレスを仮想アドレス601として扱い仮想アドレス601に対応した実アドレス651を出力する。仮想アドレス601における一般表示空間602は実アドレス651の一般表示空間652として出力され、仮想アドレス601の画像取込空間603は実アドレス651の画像取込空間653として出力される。この仮想アドレス601の0000(H)から07FF(H)までは、実アドレス651の0000(H)から07FF(H)までと一対一に対応している。しかし仮想アドレス601における動画フレーム・バッファ604の0800(H)から09FF(H)までは、実アドレス651の動画フレーム・バッファ654の0400(H)から05FF(H)として出力される。ここで実アドレス651における画像取込空間653の一部と、動画フレーム・バッファ654の全部はオーバーラップしており、現実的に図5のようなメモリ構成を実現できる。

【0036】

【発明の効果】

〈請求項1〉動画モードと画像取込モードは本来目的とするところが異なる。画像取込モードにおいては、より精細で鮮やかな画像データが取込めることが最重要課題

である。それにたいし動画モードにおいては、入力された画像信号を確認することが目的である。更に動画モードにおいては、表示された画像の細部まで確認することは難しく、むしろスムーズな画像の変化が要求される。現状ではこの問題にたいし、表示装置の動作を高速化することで補っている。しかしながら表示回路の高速化は回路構成の難しさと、それに伴う大幅なコストアップ要因を含んでいる。そこで動画モードでは画像データの取込精度を制限することでデータ量を圧縮し、メモリアクセスにかかる負荷を軽減すると共に、動画表示時のコマ落ちを無くす。画像取込モードでは画像データの取込精度を向上させることで、精細な画像データを取込むことができる。

【0037】この結果、ビデオキャプチャ回路の動作を極端に高速化させる必要がなくなり、それに伴う回路構成の簡易さとコストの抑制ができる。

【0038】〈請求項2〉表示された画像が常に変化する動画モードにおいて、細かな色合いを認識することは難しい。そこで動画モードにて扱うことができる色数を、画像取込モードにて扱うことができる色数よりも少なくする。これによって動画モードにおいて、1ドットを表現するために必要とするデータ量が少なくなる。その結果動画モードにて扱う画像データ全体として情報の圧縮が実現でき、メモリアクセスにかかる回路の負担が軽減できる。

【0039】〈請求項3〉ビデオキャプチャ回路が使用するメモリ空間を2つに分ける。そして、動画モード、画像取込モードそれぞれのモードにたいして独立したアドレス空間を割り付ける。その結果ビデオキャプチャ回路を作成する上で、回路構成が明瞭になると共に、各モードの回路的な切り分けを行いやすくする。

【0040】〈請求項4〉動画モードと画像取込モードがそれぞれのメモリ空間を有することは、使用するメモリの量が増えることによるコストアップの要因を含んでいる。しかしながら動画モードと画像取込モードは同時に動作することではなく、さらにそれぞれのモードが有するメモリ空間は、現実的に同一の空間を使用することができる。そこで各モードにおけるメモリ空間を同一の物を使用することで、ビデオキャプチャ装置が必要とするメモリの量を抑制できる。

【0041】〈請求項5〉ビデオキャプチャ回路が扱うメモリ空間として、動画モード用のメモリ空間と画像取込用のメモリ空間は、分離したほうが扱いやすい。しかし物理的には同一の空間を使用できるにもかかわらず、2つの空間を所有することは現実的に好ましくない。そこでビデオキャプチャ装置がビデオRAMをアクセスする際に、アドレスデコーダを介在させる。このアドレスデコーダによって、ビデオキャプチャ装置の側からは動画表示用メモリ空間と静止画像取込用メモリ空間は、異なったメモリ空間として扱わせる。しかし実際にはは、

アドレスデコーダによって同一のアドレスをアクセスさせる。これによってビデオキャプチャ装置側の回路を、概念的にも構成的にもシンプルで回路構成も十分切り分けが行われている上、表示装置が所有するメモリを有効に使用するという、2つの条件を同時に満足することができる。

【図面の簡単な説明】

【図1】本発明のビデオキャプチャ装置によるオーバーレイ表示の画面表示例を示す図である。

【図2】本発明のシステム構成図である。

【図3】本発明における画像データの扱いを説明する図である。

【図4】本発明のビデオキャプチャ回路側のメモリマップを説明する図である。

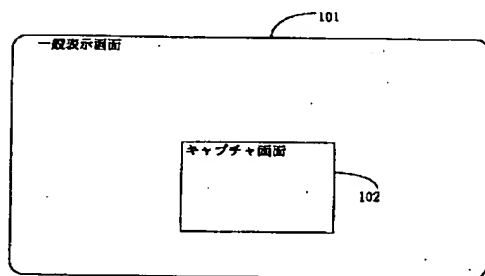
【図5】本発明のビデオRAM側のメモリマップを説明する図である。

【図6】本発明のアドレス・デコーダの動作概念を説明する図である。

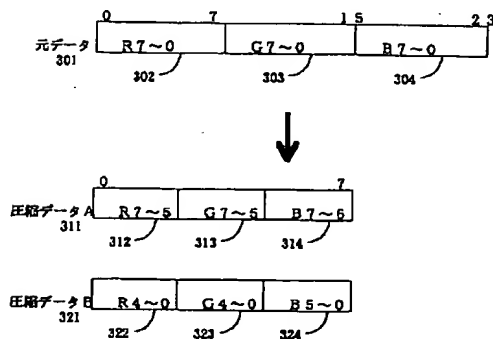
【符号の説明】

101 一般表示画面
102 キャプチャ画面

【図1】

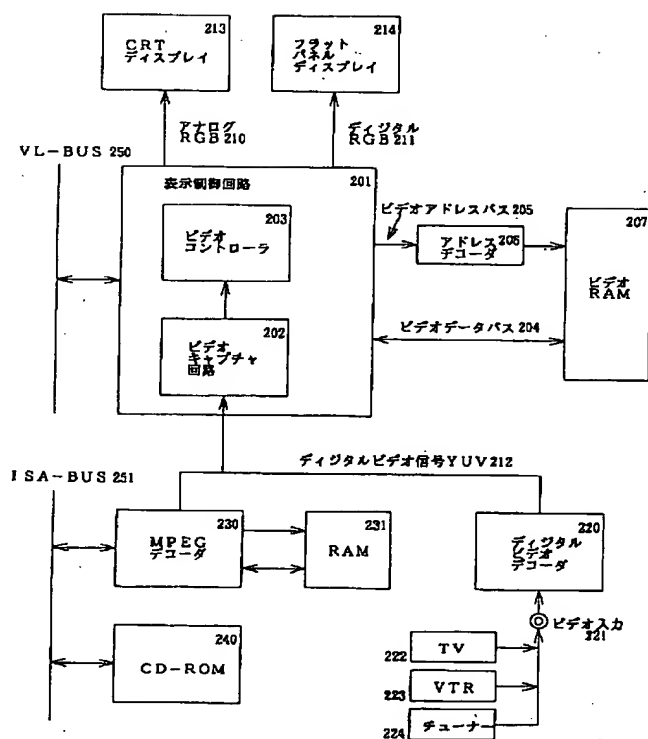


【図3】

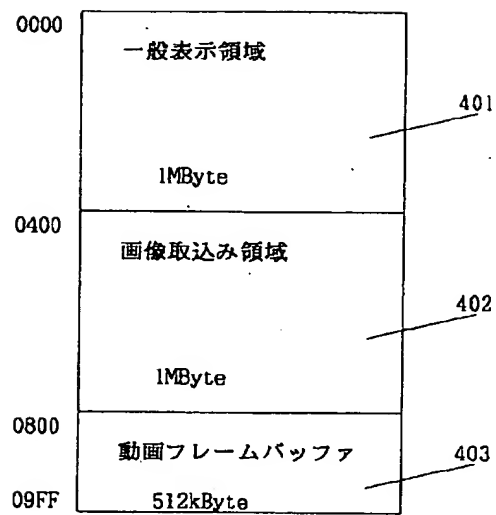


* 201 表示制御回路
202 ビデオキャプチャ回路
204 ビデオ・データバス
205 ビデオ・アドレスバス
206 アドレス・デコーダ
207 ビデオRAM
210 アナログRGB
211 デジタルRGB
212 デジタルビデオ信号YUV
213 CRTディスプレイ
214 フラット・パネル・ディスプレイ
220 デジタル・ビデオ・デコーダ
221 ビデオ入力端子
222 TV
223 VTR
224 チューナー
230 MPEGデコーダ
231 MPEGワークRAM
240 CD-ROM
250 VL-BUS
* 251 ISA-BUS

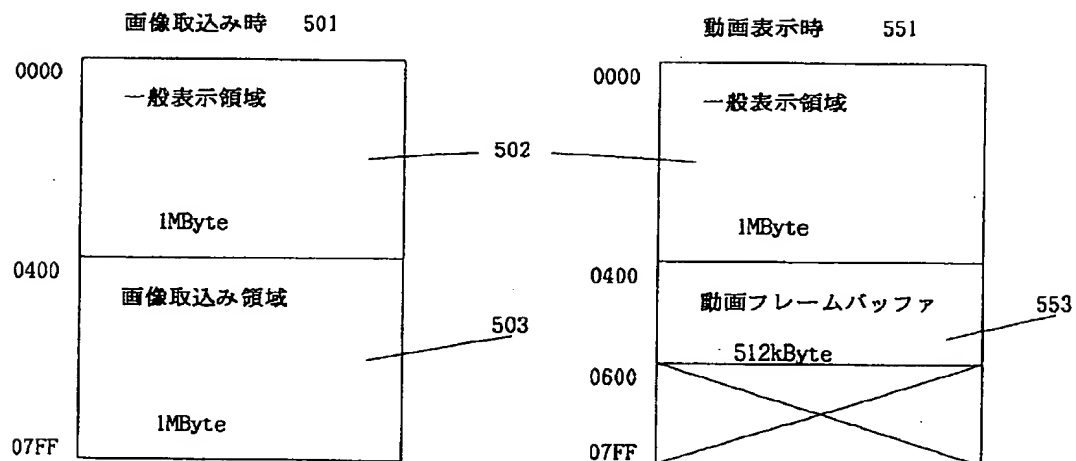
【図2】



【図4】



【図5】



【図6】

